

2-1

1. 组合逻辑：无记忆、无反馈

2. 组合逻辑设计题

(1) 编码法压缩变量

如 O、A、B、AB 四血型，编码为 $F_1 F_2$ (00~11)
4 变量 \rightarrow 2 变量

2-2

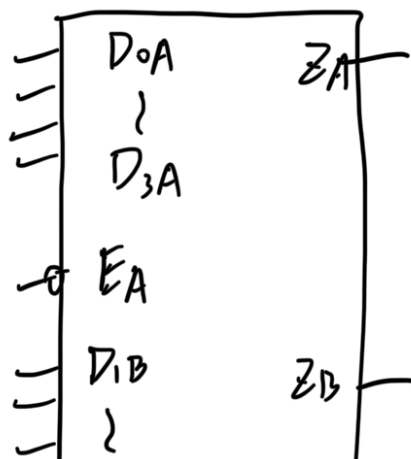
1. 数据选择器

① 结构

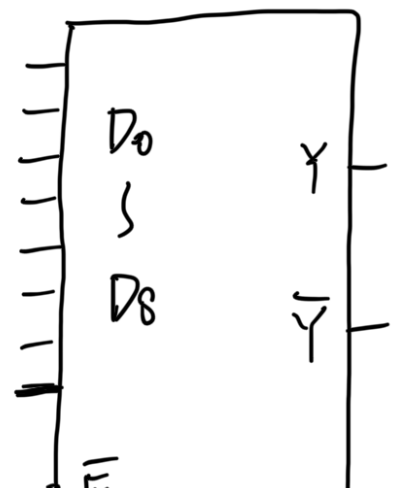
使能 \overline{E} . 输入：地址 $A_1 A_0$. 数据输入 $D_0 \sim D_4$.
输出： $F = \overline{A_1} \overline{A_0} D_0 + \overline{A_1} A_0 D_1 + A_1 \overline{A_0} D_2 + A_1 A_0 D_3$

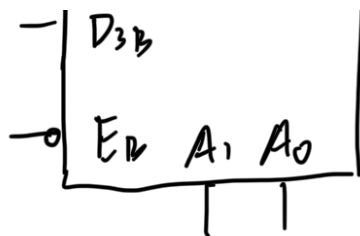
② 芯片 exp

74LS153 24 选 1



74LS151 8 选 1





③ 应用

a. E: 可用于容量扩展 (片选) ← 前提: 单输出才需片选

b. $D_0 \sim D_n$: 结合 $A_n \sim A_0$ 实现组合逻辑 (接 C. 1. 0 等)

$$F = \bar{A}_1 \bar{A}_0 D_0 + \bar{A}_1 A_0 D_1 + A_1 \bar{A}_0 D_2 + A_1 A_0 D_3$$

1) 三变量, 直接代入写 F

2) 四以上变量, 卡诺图法

Exp: 4选1

AB	CD
00	00 01 11 10
01	D_0
11	D_1
10	D_2

输入: AB (地址)
CD 构成的 $D_0 \sim D_3$ (数据)

8选1

ABC	CD
00	D_0 D_1
01	D_2 D_3
11	D_4 D_5
10	D_6 D_7

输入: ABC (地址)
D 构成的 $D_0 \sim D_7$ (数据)

c. 序列信号发生器

$D_0 \sim D_7$ 串行数据, $A_2 A_1 A_0$ 输入 000 ~ 111

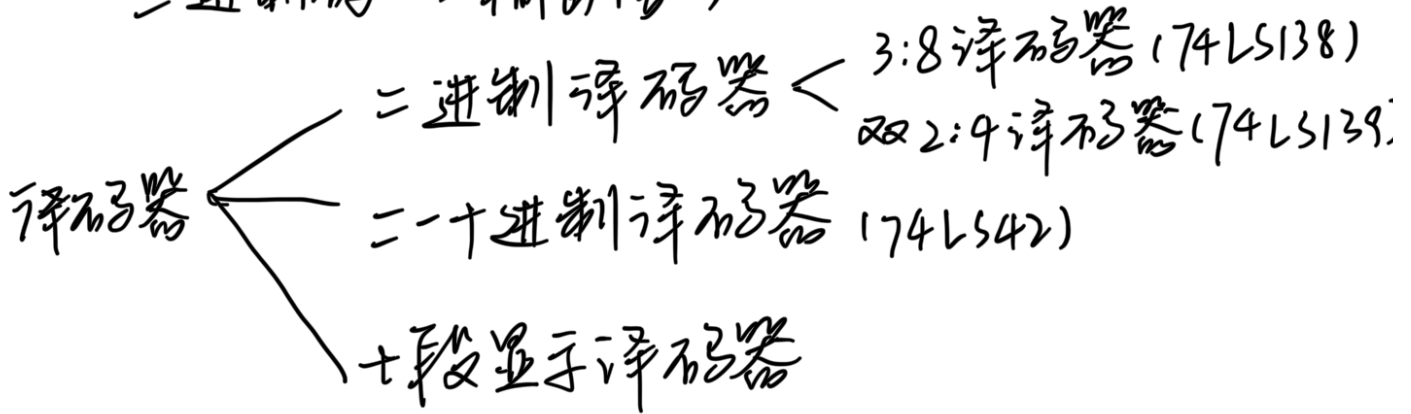
⇒ F 串行输出 $D_0 D_1 D_2 \dots D_7$

2-3

1. 译码器

① 简介

二进制码 \rightarrow 输出信号



② 介绍

74LS138 3:8 译码器 同时有效才工作

使能: $G_1, \overline{G_{2A}}, \overline{G_{2B}}$ ($\overline{G_2} = \overline{G_{2A}} + \overline{G_{2B}}$)

输入: $A_2 \sim A_0$. 输出: $\overline{Y_0} \sim \overline{Y_7}$ 不工作时为1

74LS139 双 2:4 译码器

使能: $\overline{1G}$ & $\overline{2G}$

输入: $1A_1, 1A_0$ & $2A_1, 2A_0$

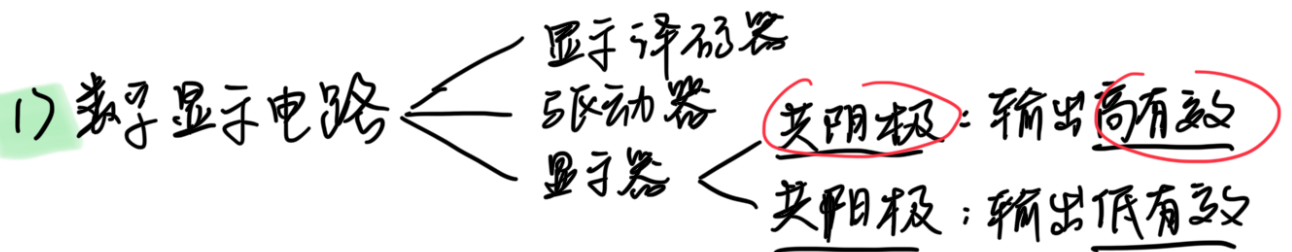
输出: $\overline{1Y_0} \sim \overline{1Y_3}$ & $\overline{2Y_0} \sim \overline{2Y_3}$

74LS42 二-十进制译码器

输入: $A_3 \sim A_0$ (8421 码)

输出: $\overline{Y_0} \sim \overline{Y_9}$. 冗余码全输出!

七段显示译码器



2) 74LS48 结构 (共阴极)

功能输入: 优先级 $\overline{BI} > \overline{LT} > \overline{RBI}$

\overline{LT} 灯测试输入端 (全亮)

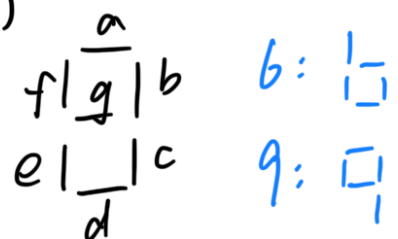
\overline{BI} 熄灭输入端 (全灭)

\overline{RBI} 灭0输入端 (灭0)

\overline{RBO} 灭0输出端 (灭0在工作).

输入: $A_3 \sim A_0$ (8421码)

输出: $Y_a \sim Y_g$ (七段)



3) 动态灭零

可灭零: $\overline{RBI} = 0$. (最高位, 最低位).

上一位可灭, 我就可灭: $\overline{RBI} = \text{上一位 } \overline{RBO}$ (个位的高位)

下一位可灭, 我就可灭: $\overline{RBI} = \text{下一位 } \overline{RBO}$ (十数位的低位)

不可灭零: $\overline{RBI} = 1$ (个位, 且 RBD 不接)

② 应用 (除了十段显示之外的译码器)

片选: 地址端相连. 多出的地址端直接连使能 (容量扩展) / 通过译码器连使能.

地址译码:

末尾H表示16进制

4位2进制 = 1位16进制.

从高 → 低写: $A_7 A_6 A_5 A_4 A_3 A_2 A_1 A_0$

0	0	1	0	B	A	X	X
<hr/>				<hr/>			
2				0 ~ F			

实现组合逻辑

$$Y_i = \overline{m_i} \Rightarrow F = m_i + m_j = \overline{Y_i} + \overline{Y_j} = \overline{Y_i \cdot Y_j}$$

⇒ 与非门实现

作数据分配器 建议看 ppt exp

数据分配器 \longleftrightarrow 译码器

数据接收端口 \longleftrightarrow 低有效使能端

地址端 A_3-A_0 \longleftrightarrow 地址端 $A_3 \sim A_0$

2. 编码器

① 简介

编码器 $\left\{ \begin{array}{l} = \text{二进制优先: 8-3 优先编码器 (74LS148)} \\ = \text{十进制优先 (74LS147)} \end{array} \right.$

② 74LS148 8-3 优先

使能: 输入使能 \overline{EI}

输出使能 \overline{EO} (无输入信号标志)

有效输出标志 \overline{GS}

输入: $\overline{I_0} \sim \overline{I_7}$ (I_7 优先)

输出: $\overline{A_2} \sim \overline{A_0}$ (输出反码)

exp. $A_2 A_1 A_0 = 111$ 时 (反码) $\left\{ \begin{array}{l} \text{被禁止} \quad EI \overline{EO} \overline{GS} = 111 \\ \text{无输入} \quad EI \overline{EO} \overline{GS} = 001 \\ \text{编码为0} \quad EI \overline{EO} \overline{GS} = 010 \end{array} \right.$

74LS147 十进制优先

数字键盘接口

③ 应用

容量扩展: 片1的 \overline{EO} 接片2的 \overline{EI} , 实现片1优先级高.

< 7

1. 组合逻辑 exp

exp1. 加法器

① 一位半加器 VS 一位全加器

输入: A, B 加数 输入: A, B 加数, C_i 低位进位
输出: S 本位, C 进位 输出: S 本位, C_o 进位.

↓

串行进位加法器

n 个一位全加器 C_o 接下一个 C_i

⇒ 实现 n 位串行进位全加器

输入: $A_0, B_0, A_1, B_1, A_2, B_2, \dots, A_n, B_n$ (加数)

C_i 低位进位

输出: $S_n \sim S_0$ (本位)

C_o 进位

超前进位加法器

(原理设备)

高位无须等低位

② exp: 74LS83 四位全加器 ← 超前进位

输入: $A_3 \sim A_0, B_3 \sim B_0$ 加数.

$C-1$ 低位进位.

输出: $S_3 \sim S_0$ (结果)

C_3 进位

应用: 二进制减法器

输入: 正数补码 $A_3 \sim A_0$.

负数补码 $B_3 \sim B_0$ (取反, $C-1=1$)

输出: $S_3 \sim S_0$ 结果补码

C_3 进位 (1正数, 0负数).

进阶: 二进制并行加/减法器

exp2. 数值比较器 4位 74LS85

输入: 数码输入 $P (A_3 \sim A_0)$ $Q (B_3 \sim B_0)$

级联输入 $R (\underline{A < B}, \underline{A = B}, \underline{A > B})$.

输出: 比较结果 $F (A < B, A = B, A > B)$

高 \rightarrow 低比较

exp3. 奇偶校验器 74LS280

输入: $A \sim I$ 信息位

输出: $ODD = A \oplus B \oplus \dots \oplus I$ 奇数个1

$EVEN = A \oplus B \oplus \dots \oplus I$ 偶数个1

$$EVEN = A \oplus B \oplus \dots \oplus I \oplus 1$$

偶校验位 = 信息位异或

奇校验位 = 信息位异或 = 信息位异或 $\oplus 1$

2. 险象

① 竞争：同一信号、不同路径有时间差

冒险：有竞争的信号变化，电路输出错误。

②

竞争冒险

逻辑冒险

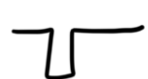
(1个变量)

"1"冒险：正尖脉冲



$$F = A\bar{A}$$

"0"冒险：负尖脉冲



$$F = A + \bar{A}$$

功能冒险：译码器的毛刺

(2个以上变量)

③ 冒险现象消除

1) 加冗余项

2) 输出稳定后选通

3) 输出端加滤波电容。